

Rockchip RT-Thread PCIe 开发手册

文件标识: RK-KF-YK-C38

发布版本: V1.0.0

日期: 2025-02-25

文件密级: 绝密 秘密 内部资料 公开

免责声明

本文档按“现状”提供，瑞芯微电子股份有限公司（“本公司”，下同）不对本文档的任何陈述、信息和内容的准确性、可靠性、完整性、适销性、特定目的性和非侵权性提供任何明示或暗示的声明或保证。本文档仅作为使用指导的参考。

由于产品版本升级或其他原因，本文档将可能在未经任何通知的情况下，不定期进行更新或修改。

商标声明

“Rockchip”、“瑞芯微”、“瑞芯”均为本公司的注册商标，归本公司所有。

本文档可能提及的其他所有注册商标或商标，由其各自拥有者所有。

版权所有 © 2025 瑞芯微电子股份有限公司

超越合理使用范畴，非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

瑞芯微电子股份有限公司

Rockchip Electronics Co., Ltd.

地址： 福建省福州市铜盘路软件园A区18号

网址： www.rock-chips.com

客户服务电话： +86-4007-700-590

客户服务传真： +86-591-83951833

客户服务邮箱： fae@rock-chips.com

前言

概述

本文主要描述了 RK PCIe 控制器 RT-Thread 开发应用及测试说明。

产品版本

芯片名称	内核版本
所有集成 PCIe 且使用 RK RT-Thread SDK 的芯片产品	develop-v4.1.x 及更高版本

读者对象

本文档（本指南）主要适用于以下工程师：

技术支持工程师

软件开发工程师

修订记录

版本号	作者	修改日期	修改说明
V1.0.0	林鼎强	20250225	初始版本

目录

Rockchip RT-Thread PCIe 开发手册

1. 简介
2. 驱动软件
 - 2.1 代码路径
 - 2.2 配置
 - 2.2.1 控制器配置
 - 2.2.2 板级配置
 3. DMA 测试代码
 - 3.1 代码路径
 - 3.2 配置
 - 3.3 测试命令
 4. 常见问题
 - 4.1 PCIe 协议栈
 - 4.2 PCIe RC BAR/Config 资源参考代码

1. 简介

由于 bare metal 或 RTOS 工程下暂未实现完整的 PCIe 协议栈，需依赖 u-boot 或 Linux 下的 PCIe 初始化及枚举流程，所以 bare metal 或 RTOS 下仅支持后续驱动和应用开发，主要提供以下资源：

- 控制器寄存器访问
- CPU 访问外设，主要包括 Bar、CFG 空间
- uDMA 传输
- INTx legacy 中断

2. 驱动软件

2.1 代码路径

无框架代码；

RTOS 层控制器驱动：

```
bsp/rockchip/common/drivers/drv_pcie_ep.c  
bsp/rockchip/common/drivers/drv_pcie_dma.c
```

HAL 层控制器驱动：

```
lib/hal/src/hal_pcie.c
```

2.2 配置

2.2.1 控制器配置

```
RT-Thread bsp drivers  --->  
RT-Thread rockchip "project" drivers  --->  
[*] Enable PCIE Root Rort  
[*] Enable PCIE Endpoint  
[*]   Enable PCIE DMA
```

对应以下宏开关：

```
CONFIG_RT_USING_PCIE_RC=y          # PCIe Root Rort 控制器驱动  
CONFIG_RT_USING_PCIE_EP=y          # PCIe Endpoint 控制器驱动  
CONFIG_RT_USING_PCIE_DMA=y         # PCIe RC&EP DMA 控制器驱动
```

2.2.2 板级配置

EP 板级配置

支持通过板级配置设定部分 PCIe Endpoint 参数，以 RK3568 为例，board.c 中添加板级配置：

```
#include "drv_pcie_ep.h"

struct rt_hw_pcie_ep_board rk_pcie_ep_board =
{
    .bar0_cpu_addr = 0x3c000000,
    .bar2_cpu_addr = 0x40000000,
};
```

3. DMA 测试代码

3.1 代码路径

测试驱动：

```
bsp/rockchip/common/tests/pcie_dma_test.c
```

3.2 配置

```
RT-Thread bsp test case --->
[*] RT-Thread Common Test case --->
[*] Enable BSP Common PCIE DMA TEST
```

对应以下宏开关：

```
CONFIG_RT_USING_COMMON_TEST_PCIE_DMA=y
```

3.3 测试命令

```
1. pcie_dma_test from_bus chn local remote size loop
2. pcie_dma_test to_bus chn local remote size loop
like:
pcie_dma_test from_bus 0 0x3C000000 0x3C000000 4096 1
pcie_dma_test to_bus 0 0x3C001000 0x3C001000 4096 1
pcie_dma_test from_bus 1 0x3C100000 0x3C100000 4096 1
pcie_dma_test to_bus 1 0x3C101000 0x3C101000 4096 1
```

说明：

- from_bus/to_bus 分别对应 DMA read/write
- chn: DMA 通道
- local: 本地内存物理地址
- remote: 远端内存物理地址，如果使用 RC DMA，该地址为外设分配的 BAR 地址空间

- size: 传输长度，最小对齐 1Byte
- loop: 循环次数

4. 常见问题

4.1 PCIe 协议栈

暂不支持，目前依赖 u-boot/linux 等环境中的 PCIe 协议栈支持，完成 PCIe 初始化、枚举等设计协议栈的工作。

4.2 PCIe RC BAR/Config 资源参考代码

无 RT-Thread 单独示例，但可基于 RK HAL PCIe module 及 HAL TEST 框架下的 test_pcie.c 参考源码实现相关资源获取，详细参考《Rockchip_User_Guide_HAL_PCIE_CN.pdf》文档。